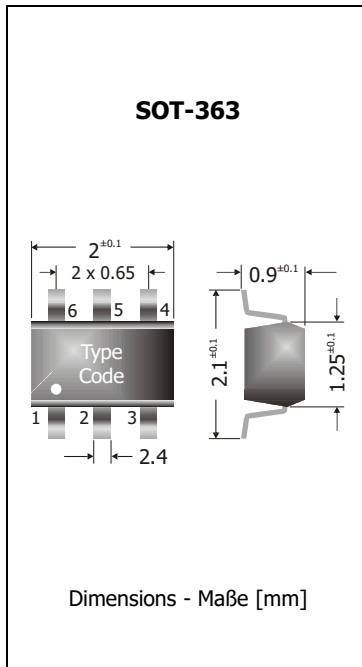


BCR08PN
SMD Digital NPN/PNP Transistors
SMD Digital-NPN/PNP-Transistoren
 $I_C = 100 \text{ mA}$
 $h_{FE \text{ min}} = 70$
 $T_{j \text{ max}} = 150^\circ\text{C}$
 $V_{CE0} = 50 \text{ V}$
 $P_{\text{tot}} = 250 \text{ mW}$

Version 2018-12-14

**Typical Applications**

Signal processing,
 Switching, Amplification
 Commercial grade
 Suffix -Q: AEC-Q101 compliant ¹⁾
 Suffix -AQ: in AEC-Q101 qualification ¹⁾

Features

Two complementary transistors
 in one package
 Cost and space savings by integrated
 bias resistor combinations
 Compliant to RoHS, REACH,
 Conflict Minerals ¹⁾

Mechanical Data ¹⁾

Taped and reeled 3000 / 7"
 Weight approx. 0.01 g
 Case material UL 94V-0
 Solder & assembly conditions 260°C/10s
 MSL = 1

Typische Anwendungen

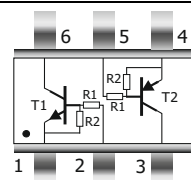
Signalverarbeitung,
 Schalten, Verstärken
 Standardausführung
 Suffix -Q: AEC-Q101 konform ¹⁾
 Suffix -AQ: in AEC-Q101 Qualifikation ¹⁾

Besonderheiten

Zwei Komplementärtransistoren
 in einem Gehäuse
 Platz- und Kosteneinsparung durch
 integrierte Widerstandskombination
 Konform zu RoHS, REACH,
 Konfliktmineralien ¹⁾

Mechanische Daten ¹⁾

Gegurtet auf Rolle
 Gewicht ca.
 Gehäusematerial
 Löt- und Einbaubedingungen

Complementary Digital Transistors	T1 - NPN 1 = E1 2 = B1 6 = C1		T2 - PNP 3 = C2 4 = E2 5 = B2	Type Code BCR08PN D3

Maximum ratings ²⁾**Grenzwerte ²⁾**

			T1 - NPN	T2 - PNP
Collector-Emitter-voltage – Kollektor-Emitter-Spannung	B open	V_{CE0}	50 V	50 V
Collector-Base-voltage – Kollektor-Basis-Spannung	E open	V_{CBO}	50 V	50 V
Emitter-Base-voltage – Emitter-Basis-Spannung	C open	V_{EBO}	6 V	6 V
Power dissipation – Verlustleistung		P_{tot}	250 mW ³⁾	
Collector current – Kollektorstrom	DC	I_C	100 mA	
Junction temperature – Sperrschichttemperatur		T_S	-55...+150°C	
Storage temperature – Lagerungstemperatur		T_j	-55...+150°C	

Characteristics**Kennwerte**

Resistor combination (nominal values) Widerstandskombination (Nennwerte)	R1 [kΩ]	R2 [kΩ]
		2.2

¹⁾ Please note the [detailed information on our website](#) or at the beginning of the data book

Bitte beachten Sie die [detaillierten Hinweise auf unserer Internetseite](#) bzw. am Anfang des Datenbuches

²⁾ $T_A = 25^\circ\text{C}$ and per transistor, unless otherwise specified; for the PNP type, the parameters are to be set negative

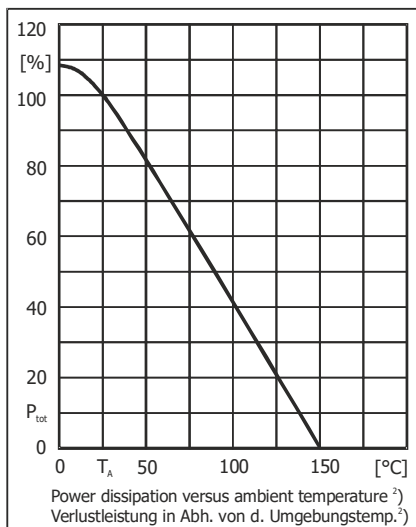
$T_A = 25^\circ\text{C}$ und pro Transistor, wenn nicht anders angegeben; für den PNP Typen müssen die Parameter negativ gesetzt werden

³⁾ Mounted on P.C. board with 3 mm² copper pad at each terminal

Montage auf Leiterplatte mit 3 mm² Kupferbelag (Lötpad) an jedem Anschluss

Characteristics**Kennwerte**

		$T_j = 25^\circ\text{C}$	Min.	Typ.	Max.	
DC current gain – Kollektor-Basis-Stromverhältnis						
$V_{CE} = 5\text{ V}$	$I_C = 5\text{ mA}$	T1 - NPN T2 - PNP	h_{FE}	70	–	–
Collector-Emitter saturation voltage – Kollektor-Sättigungsspannung ¹⁾						
$I_C = 10\text{ mA}$	$I_B = 0.5\text{ mA}$	T1 - NPN T2 - PNP	V_{CEsat}	–	–	300 mV
Input voltage (on) – Eingangsspannung (Ein)						
$V_{CE} = 0.3\text{ V}$	$I_C = 2\text{ mA}$	T1 - NPN T2 - PNP	$V_{I(on)}$	500 mV	–	1100 mV
Input voltage (off) – Eingangs-Spannung (Aus)						
$V_{CE} = 5\text{ V}$	$I_C = 100\text{ }\mu\text{A}$	T1 - NPN T2 - PNP	$V_{I(off)}$	400 mV	–	800 mV
Collector-Base cutoff current – Kollektor-Basis-Reststrom						
$V_{CB} = 40\text{ V}$	E open	T1 - NPN T2 - PNP	I_{CBO}	–	–	100 nA
Emitter-Base cutoff current – Emitter-Basis-Reststrom						
$V_{EB} = 5\text{ V}$	C open	T1 - NPN T2 - PNP	I_{EBO}	–	–	164 μA
Gain-Bandwidth Product – Transitfrequenz						
$V_{CE} = 5\text{ V}$	$I_C = 10\text{ mA}$, $f = 100\text{ MHz}$	T1 - NPN T2 - PNP	f_T	–	170 Mhz	–
Collector-Base Capacitance – Kollektor-Basis-Kapazität						
$V_{CB} = 10\text{ V}$	$I_E = i_e = 0$, $f = 1\text{ MHz}$	T1 - NPN T2 - PNP	C_{CBO}	–	2 pF	–
Input resistor – Eingangswiderstand			R1	1.5 k Ω	2.2 k Ω	2.9 k Ω
Resistance ratio – Widerstandsverhältnis			R2/R1	0.042	0.047	0.052
Typical thermal resistance junction to ambient (per device) Typischer Wärmewiderstand Sperrschicht – Umgebung (pro Bauteil)			R_{thA}	420 K/W ²⁾		



Disclaimer: See data book page 2 or [website](#)

Haftungsausschluss: Siehe Datenbuch Seite 2 oder [Internet](#)

- 1 Tested with pulses $t_p = 300\text{ }\mu\text{s}$, duty cycle $\leq 2\%$ – Gemessen mit Impulsen $t_p = 300\text{ }\mu\text{s}$, Schaltverhältnis $\leq 2\%$
- 2 Mounted on P.C. board with 3 mm² copper pad at each terminal
Montage auf Leiterplatte mit 3 mm² Kupferbelag (Lötpad) an jedem Anschluss